

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: WON-KYU PAIK and DONG-JO KIM

Application No.: NEW

Filed: January 30, 2004

For: VESTIGIAL SIDE BAND SYNCHRONIZATION SIGNAL DETECTION CIRCUIT

---

**PRIORITY LETTER**

January 30, 2004

COMMISSIONER FOR PATENTS  
P.O. BOX 1450  
Alexandria, Virginia 22313-1450

Dear Sirs:

Pursuant to the provisions of 35 U.S.C. 119, enclosed is/are a certified copy of the following priority document(s).

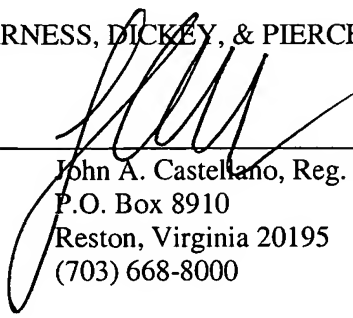
<b><u>Application No.</u></b>	<b><u>Date Filed</u></b>	<b><u>Country</u></b>
10-2003-0007155	February 5, 2003	REPUBLIC OF KOREA

In support of Applicant's priority claim, please enter this document into the file.

Respectfully submitted,

HARNESS, DICKY, & PIERCE, P.L.C.

By

  
\_\_\_\_\_  
John A. Castellano, Reg. No. 35,094  
P.O. Box 8910  
Reston, Virginia 20195  
(703) 668-8000

JAC: jj



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0007155  
Application Number

출원 년 월 일 : 2003년 02월 05일  
Date of Application  
FEB 05, 2003

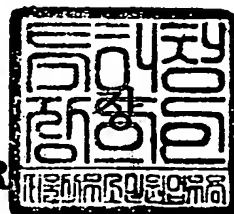
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003      년      05      월      30      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0021
【제출일자】	2003.02.05
【국제특허분류】	H01L
【발명의 명칭】	디지털 텔레비전 수신기의 V S B 동기 신호 검출 회로
【발명의 영문명칭】	Vestigial side bands synchronization signal detection circuit in digital television receiver
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2003-003435-0
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	2003-003437-4
【발명자】	
【성명의 국문표기】	백원규
【성명의 영문표기】	PAIK, Won Kyu
【주민등록번호】	701220-1041717
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 살구골7단지 현대아파트 726-1102
【국적】	KR
【발명자】	
【성명의 국문표기】	김동조
【성명의 영문표기】	KIM, Dong Jo
【주민등록번호】	740325-1010210

**【우편번호】** 442-470  
**【주소】** 경기도 수원시 팔달구 영통동 황골마을아파트 136-702  
**【국적】** KR  
**【심사청구】** 청구  
**【취지】** 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
 이영필 (인) 대리인  
 정상빈 (인)  
**【수수료】**  
**【기본출원료】** 20 면 29,000 원  
**【가산출원료】** 24 면 24,000 원  
**【우선권주장료】** 0 건 0 원  
**【심사청구료】** 20 항 749,000 원  
**【합계】** 802,000 원  
**【첨부서류】** 1. 요약서·명세서(도면)\_1통

## 【요약서】

## 【요약】

디지털 텔레비전 수신기의 VSB 동기 신호 검출 회로가 개시된다. 본 발명에 따른 VSB 동기 신호 검출 회로는 데이터 선택부, PN511 시퀀스 검출부, 비교 버퍼부, 동기 신호 위치 결정부, 동기 신호 유효 결정부, FSM(Finite State Machine), PN63 상관계 및 동기 신호 발생부를 구비하는 것을 특징으로 한다. 데이터 선택부는 다양한 선택 신호들에 응답하여 제 1 데이터와 제 2 데이터 중 하나를 수신하여 출력한다. PN511 시퀀스 검출부는 수신되는 제 1 또는 제 2 데이터 중 하나를 이용하여 상관 동작을 수행하고 PN511 시퀀스에 대응되는 상관 값을 출력한다. 비교 버퍼부는 상기 PN511 시퀀스 검출부에서 출력되는 상관 값 중 최대 상관 값을 저장하고, 다음 최대 상관 값이 유효한 값인지를 판단한다. 동기 신호 위치 결정부는 비교 버퍼부에서 출력되는 상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 세그먼트 동기 신호의 위치를 결정한다. 동기 신호 유효 결정부는 필드 동기 신호가 유효하게 검출된다고 판단되면 유효 검출 신호를 발생한다. FSM은 상기 유효 검출 신호에 여러 개의 필드 동안 필드 동기 신호가 안정적으로 검출되는를 판단한다. 본 발명에 따른 VSB 동기 신호 검출 회로는 필드 동기 신호의 위치를 먼저 찾아낸 후 필드 동기 신호의 위치에 근거하여 다양한 동기 신호를 발생하므로 채널 환경이 열악한 브라질 채널(Brazil channel)에서도 필드 동기 신호를 정확하게 검출할 수 있는 장점이 있다.

## 【대표도】

도 6

**【명세서】****【발명의 명칭】**

디지털 텔레비전 수신기의 V S B 동기 신호 검출 회로{Vestigial side bands synchronization signal detection circuit in digital television receiver}

**【도면의 간단한 설명】**

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 디지털 텔레비전으로 전송되는 VSB 데이터 프레임의 구조를 나타내는 도면이다.

도 2는 도 1의 필드 동기 신호의 구체적인 구조를 나타내는 도면이다.

도 3은 일반적인 디지털 텔레비전 수신기의 구조를 나타내는 블록도이다.

도 4는 도 3의 동기 검출 회로를 나타내는 블록도이다.

도 5는 도 3의 동기 검출 회로로부터 출력되는 동기 신호들을 설명하는 타이밍도이다.

도 6은 본 발명의 실시예에 따른 VSB 동기 신호 검출 회로를 나타내는 블록도이다.

도 7은 도 6의 FSM을 나타내는 블록도이다.

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <9> 본 발명은 디지털 텔레비전 수신기에 관한 것으로서 특히 디지털 텔레비전 수신기에서의 동기 신호를 검출하기 위한 동기 신호 검출 회로에 관한 것이다.
- <10> 최근 디지털 텔레비전(DTV : Digital Television)분야에서는 강인한(robust) 디지털 텔레비전 수신기나 디지털 셋 탑(set-top) 박스에 관한 연구가 많이 수행되고 있다. ATSC(Advanced Television Subcommittee)에서는 디지털 텔레비전 신호 송신을 위한 잔류 측파대(VSB : Vestigial SideBand) 신호를 규정하고 있다.
- <11> 하나의 캐리어(carrier)를 가지는 VSB 신호 형식의 지상파 방송 신호는 다중 경로(multi-path)하에서 디지털 텔레비전 수신기에 의하여 수신되기 어렵다. 따라서, 다중 경로(multi-path)하에서 VSB 신호를 수신할 수 있는 견고한(robust) 수신 시스템은 필수적이다. VSB 신호를 수신하기 위해서는 필드 동기 신호 또는 세그먼트 동기 신호의 정확한 수신에 필요하다.
- <12> 도 1은 디지털 텔레비전으로 전송되는 VSB 데이터 프레임의 구조를 나타내는 도면이다.
- <13> 도 2는 도 1의 필드 동기 신호의 구체적인 구조를 나타내는 도면이다.
- <14> 도 1을 참조하면, 데이터 프레임은 두 개의 필드를 구비한다. 하나의 필드는 313개의 세그먼트(segment)로 이루어지고 각 필드의 첫 번째 세그먼트가 필드 동기 신호(field synchronous signal)이다. 필드 동기 신호는 832 심볼(symbol)을 구비하며, 처음

4 심볼은 도 2에 도시된 것과 같이 +5, -5, -5, +5 레벨을 가지는 세그먼트 동기 신호(segment synchronous signal)이다.

<15> 세그먼트 동기 신호는 각 세그먼트의 처음을 알리는 신호이다. 필드 동기 신호는 332 심볼중 처음 4심볼인 세그먼트 동기 신호를 제외한 나머지 828 심볼을 의미한다.

<16> 필드 동기 신호는 데이터 필드(data + FEC(forward error correction))의 시작점을 나타내고 채널 등화기의 기준 신호로서 사용되며 NTSC 제거 필터(NFR : NTSC Rejection Filter)를 사용할지를 결정하는 기준 신호로서 사용된다.

<17> 또한 채널 특성을 확인하는데 사용될 수 있고 위상 추적기(phase tracker)의 루프 파라미터를 결정하는데 사용될 수도 있다.

<18> 도 2를 참조하면, 필드 동기 신호는 PN(Pseudo-random Number) 511 시퀀스, PN63 시퀀스, VSBmode, RESERVED와 같은 시퀀스를 가지고 있다. PN511 시퀀스는 채널 등화기를 위한 트레이닝 시퀀스(training sequence)로 사용되는 511 심볼 길이의 시퀀스이다.

<19> PN63 시퀀스도 PN511 시퀀스와 마찬가지로 채널 등화기를 위한 트레이닝 시퀀스이다. PN 63 시퀀스는 하나의 프레임 내에서 첫 번째 필드인지 두 번째 필드인지를 구별하기 위하여, 3개의 PN 63 시퀀스 중 가운데의 PN 63 시퀀스의 부호 극성이 매 필드마다 반대로 변한다.

<20> VSB mode 는 24 심볼 길이의 시퀀스이며 현재 전송되고 있는 데이터의 전송 모드를 나타낸다. 즉, 데이터 전송 방식이 15VSB 방식인지 8VSB 방식인지를 나타낸다. RESERVED 는 예비 공간으로서 남겨둔 104 심볼 길이의 공간이다.

<21> 도 3은 일반적인 디지털 텔레비전 수신기의 구조를 나타내는 블록도이다.



- <22> 도 3을 참조하면, 먼저, 디지털 텔레비전 수신기로 수신된 데이터(DATA)가 아날로그 디지털 컨버터(310)에 의하여 디지털 데이터로 전환된다. 전환된 디지털 데이터는 복조기(320)로 입력되어 복조된다.
- <23> 복조기(320) 출력은 NTSC 제거 필터(330) 및 동화기(340)를 통하여 위상 추적 루프(350)로 인가된다. 위상 추적 루프(350)의 출력은 오차 보정기(360)를 통하여 출력된다.
- <24> 동기 검출 회로(370)는 복조기(320)로부터 출력되는 데이터(DATA1)를 수신하여 동기 신호들(SYNC SIGNALS)을 검출하거나 또는 위상 추적 루프(350)로부터 출력되는 데이터(DATA2)를 수신하여 동기 신호들(SYNC SIGNALS)을 검출한다.
- <25> 도 4는 도 3의 동기 검출 회로를 나타내는 블록도이다.
- <26> 도 5는 도 3의 동기 검출 회로로부터 출력되는 동기 신호들을 설명하는 타이밍도이다.
- <27> 도 4를 참조하면, 도 3의 복조기(320)로부터 출력되는 데이터(DATA1)가 4 심볼 슬라이딩 상관기(410)로 인가된다. 4 심볼 슬라이딩 상관기(410)는 입력되는 데이터(DATA1)의 세그먼트 동기 신호의 위치를 찾기 위하여 데이터(DATA1)의 4 심볼마다 상관(correlation)을 수행하여 상관 값을 출력한다.
- <28> 출력된 상관 값은 버퍼(415)에 저장된다. 버퍼(415)는 832 심볼에 대응되는 어드레스를 가진다. 4 심볼 슬라이딩 상관기(410)로부터 출력되는 상관 값들 중 세그먼트 동기 신호의 위치에 대응되는 상관 값은 매우 클 것이고 나머지 상관 값들은 매우 작을 것이다.

- <29> 따라서 버퍼(415)에 저장된 상관 값들 중 나머지 상관 값에 비하여 매우 큰 상관 값이 저장된 어드레스가 데이터(DATA1)의 세그먼트 동기 신호가 시작되는 심볼 위치가 된다. 최대 상관 값은 최대 값 검출기(420)에 의하여 검출된다.
- <30> 최대 값 검출기(420)는 최대 상관 값 및 최대 상관 값이 저장된 버퍼(415)의 어드레스를 검출하여 출력한다. 즉, 최대 값 검출기(420)에 의하여 데이터(DATA1)의 세그먼트 동기 신호가 시작되는 심볼 위치를 알 수 있다. 제 1 카운터(425) 최대 상관 값이 발생된 어드레스를 "0"으로 설정하고 카운트를 시작한다.
- <31> 제 1 카운터(425)는 832를 카운트하면 다시 "0"으로 리셋 된다. 하나의 세그먼트가 832 심볼로 이루어지므로 제 1 카운터(425)는 최대 값 검출기(420)에 의하여 검출된 세그먼트 동기 신호 이후의 세그먼트 동기 신호의 위치를 추정한다.
- <32> 세그먼트 동기 신호는 도 5에서 (B)에 도시되어 있다. 도 5(A)는 매 필드마다 발생하는 필드 동기 신호를 계속 연결하여 그린 것이다. 도 5(B)는 세그먼트 동기 신호의 시작 위치를 1비트의 신호로 표시하고 있다. 하나의 필드에 313개의 세그먼트 동기 신호가 존재하므로 1 비트 신호를 313개 표시하여야 하나 도 5(B)에는 생략되어 있다.
- <33> 세그먼트 동기 신호의 위치가 확인되면 PN511 상관기(430)와 PN63 상관기(450)가 동작된다. PN511 상관기(430)는 매 세그먼트마다 상관 동작을 수행하여 상관 값을 출력한다. 비교기(435)는 상관 값을 수신하고 소정의 임계 값과 비교한다. 임계 값은 필드 동기 신호에 대응되는 상관 값의 크기를 가진다.
- <34> 따라서 PN511 상관기(430)로부터 출력되는 상관 값이 임계 값보다 크면 임계 값 보다 큰 상관 값이 발생된 심볼의 위치가 필드 동기 신호의 위치가 된다. 제 2 카운터

(440)는 제 1 카운터(425)와 마찬가지로 임계 값보다 큰 상관 값이 발생된 심볼의 위치를 "0"으로 설정하고 카운트를 시작한다.

<35> 제 2 카운터(440)는 PN511 상관기(430)로 입력되는 세그먼트의 수를 카운트하며, 313을 카운트하면 다시 "0"으로 리셋 된다. 하나의 필드가 313 세그먼트로 이루어지므로 제 2 카운터(440)는 비교기(435)에서 출력된 필드 동기 신호 이후의 필드 동기 신호의 위치를 추정한다.

<36> PN63 상관기(450)도 상관 동작을 수행하여 상관 값을 출력한다. 부호 발생기(455)는 PN63 상관기(450)로부터 출력되는 상관 값을 이용하여 매 필드마다 필드 동기 신호의 부호 극성을 변환시키는 신호를 발생한다.

<37> 필드 동기 신호 발생기(445)는 제 2 카운터(440)로부터 필드 동기 신호의 위치를 수신하고 부호 발생기(455)로부터 필드 동기 신호의 부호 극성을 수신하여 필드 동기 신호를 발생한다. 필드 동기 신호 발생기(445)는 필드 동기 신호뿐만 아니라 여러 가지 타이밍 특성을 가지는 동기 신호들을 발생한다.

<38> 도 5(C)에 필드 동기 신호가 도시되어 있다. 필드 동기 신호의 시작 위치를 1비트의 신호로 표시하고 있다. 도 5(D)는 부호 발생기(455)에서 출력되는 부호 극성을 표시하는 신호이다. 하나의 필드마다 극성이 반대로 변환된다.

<39> 이와 같이 종래의 동기 신호 검출 회로(370)는 세그먼트 동기 신호의 위치를 먼저 파악한 후, 세그먼트 동기 신호의 위치에 근거하여 필드 동기 신호의 위치를 찾아내는 방법을 이용한다. 가우시안(Gaussian) 또는 그랜드 얼라이언스 앙상블(Grand Alliance

Ensembles)과 같은 좋은 채널 환경에서는 종래의 동기 신호 검출 회로(370)는 우수하게 동작한다.

<40> 그러나, 다양한 채널 환경을 가지는 브라질 채널(Brazil channel)에서는 세그먼트 동기 신호의 위치를 찾는 것이 어렵기 때문에 동기 신호 검출 회로(370)를 이용한 동기 신호의 검출이 어려운 문제가 있다.

**【발명이 이루고자 하는 기술적 과제】**

<41> 본 발명이 이루고자하는 기술적 과제는 필드 동기 신호의 위치를 먼저 찾아낸 후 필드 동기 신호의 위치에 근거하여 다양한 동기 신호를 발생하는 VSB 동기 신호 검출 회로를 제공하는데 있다.

**【발명의 구성 및 작용】**

<42> 상기 기술적 과제를 달성하기 위한 본 발명의 제 1 실시예에 따른 VSB 동기 신호 검출 회로는 데이터 선택부, PN511 시퀀스 검출부, 비교 버퍼부, 동기 신호 위치 결정부, 동기 신호 유효 결정부, FSM(Finite State Machine), PN63 상관기 및 동기 신호 발생부를 구비하는 것을 특징으로 한다.

<43> 데이터 선택부는 VSB(Vestigial Side Bands) 레벨 선택 신호, 동작 모드 선택 신호, 데이터 선택 신호, 고정(lock) 선택 신호, 외부 고정 신호 및 내부 고정 신호에 응답하여 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력한다.

<44> PN511 시퀀스 검출부는 필드 동기 신호를 검출하기 위한 제 1 임계값에 응답하여 수신된 상기 제 1 또는 제 2 데이터의 심볼들의 상관(correlation) 값들 중 PN(Pseudo random Number) 511 시퀀스에 대응되는 상관 값 및 제 1 제어 신호를 출력한다.

- <45> 비교 버퍼부는 상기 PN511 시퀀스 검출부에서 출력되는 상관 값 중 최대 상관 값을 저장하고, 상기 최대 상관 값이 발생된 심볼 위치를 제 2 제어 신호로서 발생하며, 수신되는 다음 최대 상관 값이 유효한 PN511 시퀀스에 대응되는 상관 값을 판단하기 위한 제 2 임계 값에 응답하여 다음 최대 상관 값과 상기 제 2 임계 값을 비교하고, 비교결과에 따라 제 3 제어 신호를 발생한다. ;
- <46> 동기 신호 위치 결정부는 상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 세그먼트 동기 신호의 위치를 결정하여 제 4 제어 신호를 발생한다.
- <47> 동기 신호 유효 결정부는 상기 제 3 제어 신호 및 상기 제 4 제어 신호에 응답하여 필드 동기 신호 구간이 유효하게 검출된다고 판단되면 유효 검출 신호를 발생하고, 상기 내부 고정 신호를 수신한다.
- <48> FSM은 상기 유효 검출 신호에 응답하여 필드 동기 신호가 안정적으로 검출되는지 여부에 따라 상기 내부 고정 신호를 발생한다. PN63 상관기 (correlator)는 상기 데이터 선택부에서 출력되는 상기 제 1 또는 제 2 데이터의 PN63 시퀀스에 대한 상관 값을 검출하고 필드 동기 신호의 부호를 결정하는 제 5 제어 신호를 발생한다.
- <49> 동기 신호 발생부는 상기 제 1, 제 4 및 제 5 제어 신호와 상기 내부 고정 신호에 응답하여 여러 가지 동기 신호들을 출력한다.
- <50> 상기 PN511 시퀀스 검출부는 상기 제 1 또는 제 2 데이터의 심볼들을 수신하여 PN511 시퀀스를 찾기 위한 상관 값을 발생하는 슬라이딩(sliding) PN511 상관기 및 상기 제 1 임계 값에 응답하여 상기 PN511 상관기로부터 출력되는 상관 값들 중 상기 제 1 임계 값보다 큰 값들만을 선택하여 상기 PN511 시퀀스에 대응되는 상관 값으로서 출력하고,

상기 동기 신호 발생부를 동작시키기 위한 상기 제 1 제어 신호를 발생하는 상관 필터를 구비한다.

<51>       상기 비교 버퍼부는 PN511 시퀀스에 대응되는 상관 값 중 최대 상관 값을 수신하여 저장하고, 상기 제 2 제어 신호를 발생하는 버퍼부 및 상기 버퍼부로 입력되는 다음 최대 상관 값이 상기 제 2 임계값보다 크면 상기 제 3 제어 신호를 제 1 레벨로 발생하고, 상기 다음 최대 상관 값이 상기 제 2 임계값보다 작으면 상기 제 3 제어 신호를 제 2 레벨로 발생하는 비교부를 구비한다.

<52>       상기 제 2 임계값은 상기 버퍼부에 저장된 최대 상관 값의 일정 비율에 대응되는 값인 것을 특징으로 한다. 일정 비율은 75%일 수 있다.

<53>       상기 동기 신호 위치 결정부는 상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치를 결정하기 위하여 심볼의 수를 카운팅 하는 카운터부 및 상기 카운터부의 출력에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되면 상기 제 4 제어 신호를 제 1 레벨로 발생하고 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되지 아니하면 상기 제 4 제어 신호를 제 2 레벨로 발생하는 계산부를 구비하는 것을 특징으로 한다.

<54>       상기 카운터부는 상기 제 2 제어 신호에 응답하여 세그먼트 동기 신호의 위치를 결정하기 위하여 832개의 심볼을 카운팅 하는 제 1 카운터 및 상기 제 2 제어 신호에 응답하여 필드 동기 신호의 위치를 결정하기 위하여 313개의 세그먼트를 카운팅 하는 제 2 카운터를 구비하는 것을 특징으로 한다.

- <55>      상기 동기 신호 유효 결정부는 상기 제 3 제어 신호 및 상기 제 4 제어 신호에 응답하여 필드 동기 신호 구간이 유효하게 검출된다고 판단되면 유효 검출 신호를 발생시키는 유효 검출 신호 발생부 및 상기 FSM에서 발생하는 내부 고정 신호를 수신하는 고정(lock) 검출부를 구비하는 것을 특징으로 한다.
- <56>      상기 FSM은 상기 유효 검출 신호를 수신하여 저장하는 제 1 및 제 2 쉬프트 레지스터, 상기 제 1 쉬프트 레지스터에 저장된 유효 검출 신호들의 레벨을 검출하여 제 1 레벨의 유효 검출 신호들의 수가 제 2 레벨의 유효 검출 신호들의 수보다 많으면 제 1 레벨을 가지는 제 1 출력 신호를 발생하고, 제 1 레벨의 유효 검출 신호들의 수가 제 2 레벨의 유효 검출 신호들의 수보다 적으면 제 2 레벨을 가지는 제 1 출력 신호를 발생시키는 레벨 검색부, 상기 제 2 쉬프트 레지스터에 저장된 유효 검출 신호들을 논리합하여 제 2 출력 신호를 발생시키는 제 1 논리합 수단, 상기 내부 고정 신호와 상기 제 1 출력 신호를 논리합 하는 제 2 논리합 수단, 상기 제 2 논리합 수단의 출력과 상기 제 2 출력 신호를 논리곱하는 논리곱 수단 및 상기 논리곱 수단의 출력을 지연시켜 상기 내부 고정 신호로서 출력하는 지연부를 구비하는 것을 특징으로 한다.
- <57>      상기 FSM은 상기 유효 검출 신호들을 저장하고, 저장된 상기 유효 검출 신호들 중 제 1 레벨을 가지는 상기 유효 검출 신호의 수가 제 2 레벨을 가지는 상기 유효 검출 신호의 수보다 많으면 상기 내부 고정 신호를 활성화시키고, 제 1 레벨을 가지는 상기 유효 검출 신호의 수가 제 2 레벨을 가지는 상기 유효 검출 신호의 수보다 적으면 상기 내부 고정 신호를 비활성화 시키는 것을 특징으로 한다.
- <58>      상기 데이터 선택부는 입력되는 제 1 또는 제 2 데이터가 15 VSB 신호이면 상기 제 1 데이터를 선택하여 출력하고, 8VSB 신호이면 동작 모드 선택 신호에 따라 제 1 데이

터 또는 제 2 데이터중 하나를 선택하여 출력하는 것을 특징으로 한다. 상기 데이터 선택부는 상기 동작 모드 선택 신호가 자동 동작 모드를 선택하면 상기 제 1 데이터를 선택하여 출력하다가 상기 내부 고정 신호에 응답하여 상기 제 2 데이터를 선택하여 출력하고, 상기 동작 모드 선택 신호가 수동 동작 모드를 선택하면 데이터 선택 신호에 의하여 선택된 상기 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하는 것을 특징으로 한다.

<59> 상기 제 1 데이터는 복조기(demodulator)의 출력이며, 상기 제 2 데이터는 위상 추적 루프(phase tracking loop)의 출력인 것을 특징으로 한다.

<60> 상기 기술적 과제를 달성하기 위한 본 발명의 제 2 실시예에 따른 VSB 동기 신호 검출 회로는 데이터 선택부, PN511 시퀀스 검출부, 버퍼부, 동기 신호 위치 결정부, PN63 상관기(correlator) 및 동기 신호발생부를 구비하는 것을 특징으로 한다.

<61> 데이터 선택부는 VSB(Vestigial Side Bands) 레벨 선택 신호, 동작 모드 선택 신호, 데이터 선택 신호 및 외부 고정 신호에 응답하여 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력한다.

<62> PN511 시퀀스 검출부는 필드 동기 신호를 검출하기 위한 제 1 임계값에 응답하여 수신된 상기 제 1 또는 제 2 데이터의 심볼들의 상관(correlation) 값들 중 PN(Pseudo random Number) 511 시퀀스에 대응되는 상관 값 및 제 1 제어 신호를 출력한다.

<63> 버퍼부는 상기 PN511 시퀀스 검출부에서 출력되는 상관 값 중 최대 상관 값을 저장하고, 상기 최대 상관 값이 발생된 심볼 위치를 제 2 제어 신호로서 발생한다.



- <64> 동기 신호 위치 결정부는 상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 세그먼트 동기 신호의 위치를 결정하여 위치 신호를 발생한다. PN63 상관기(correlator)는 상기 데이터 선택부에서 출력되는 상기 제 1 또는 제 2 데이터의 PN63 시퀀스에 대한 상관 값을 검출하고 필드 동기 신호의 부호를 결정하는 부호 신호를 발생한다.
- <65> 동기 신호 발생부는 상기 제 1 제어 신호, 상기 위치 신호 및 상기 부호 신호에 응답하여 여러 가지 동기 신호들을 출력한다.
- <66> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 도면에 기재된 내용을 참조하여야 한다.
- <67> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.
- <68> 도 6은 본 발명의 실시예에 따른 VSB 동기 신호 검출 회로를 나타내는 블록도이다.
- <69> 데이터 선택부(610)는 VSB(Vestigial Side Bands) 레벨 선택 신호(VSBSEL), 동작 모드 선택 신호(MODESEL), 데이터 선택 신호(DATASEL), 고정(lock) 선택 신호(LOCKSEL), 외부 고정 신호(EXLOCK) 및 내부 고정 신호(INTLOCK)에 응답하여 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2) 중 하나를 선택하여 출력한다.
- <70> 제 1 데이터(DATA1)는 복조기(demodulator)(미도시)의 출력이며, 제 2 데이터(DATA2)는 위상 추적 루프(phase tracking loop)(미도시)의 출력이다.

- <71> VSB 레벨 선택 신호(VSBSEL)는 입력되는 제 1 또는 제 2 데이터(DATA1, DATA2)가 15VSB 신호인지 8VSB 신호인지를 선택하는 신호이다. 입력되는 제 1 또는 제 2 데이터(DATA1, DATA2)가 15 VSB 신호이면 데이터 선택부(610)는 제 1 데이터(DATA1)를 선택하여 출력한다.
- <72> 제 1 또는 제 2 데이터(DATA1, DATA2)가 8 VSB 신호이면 데이터 선택부(610)는 동작 모드 선택 신호(MODESEL)에 따라 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2) 중 하나를 선택하여 출력한다.
- <73> 동작 모드 선택 신호(MODESEL)는 자동 동작 모드 또는 수동 동작 모드를 선택하는 신호이다. 데이터 선택부(610)는 동작 모드 선택 신호(MODESEL)가 자동 동작 모드를 선택하면 제 1 데이터(DATA1)를 선택하여 출력하다가 내부 고정 신호(INTLOCK)에 응답하여 제 2 데이터(DATA2)를 선택하여 출력한다.
- <74> 제 2 데이터(DATA2)가 제 1 데이터(DATA1)보다 좀 더 안정적인(reliable) 신호이다. 제 2 데이터(DATA2)는 도 3에서 알 수 있듯이 NTSC 제거 필터(330), 등화기(340) 및 위상 추적 루프(350)에 의하여 잡음이 많이 제거된 신호이기 때문이다.
- <75> 자동 동작 모드에서 VSB 동기 신호 검출 회로(600)는 일단 제 1 데이터(DATA1)를 수신하여 필드 동기 신호(FIELD SYNC)를 검출한다. 필드 동기 신호(FIELD SYNC)가 검출되어 내부 고정 신호(INTLOCK)가 발생되면 제 2 데이터(DATA2)는 매우 안정된 신호가 된다. 그러면 VSB 동기 신호 검출 회로(600)는 자동적으로 제 1 데이터(DATA1) 대신 제 2 데이터(DATA2)를 이용하여 필드 동기 신호(FIELD SYNC)를 검출한다.

- <76> 본 발명의 VSB 동기 신호 검출 회로(600)에서 자동 동작 모드를 두는 이유는 VSB 동기 신호 검출 회로(600)의 동작의 강인성(robustness)을 보장하기 위함이다. 만일 제 2 데이터(DATA2)를 이용하여 필드 동기 신호(FIELD SYNC)를 검출하던 중 내부 고정 신호(INTLOCK)가 비활성화 되면, 즉, 제 2 데이터(DATA2)에 잡음이 많이 포함되어 필드 동기 신호(FIELD SYNC)를 검출하기 어렵게 된다면 데이터 선택부(610)는 다시 제 1 데이터(DATA1)를 선택하여 출력한다.
- <77> 자동 동작 모드에서 내부 고정 신호(INTLOCK)에 응답하여 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2)를 선택하지 않고 외부 고정 신호(EXLOCK)에 응답하여 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2)를 선택할 수도 있다. 외부 고정 신호(EXLOCK)는 사용자가 외부에서 인가한다. 외부 고정 신호(EXLOCK)를 이용하는지 내부 고정 신호(INTLOCK)를 이용하는지는 고정 선택 신호(LOCKSEL)에 의하여 결정된다.
- <78> 동작 모드 선택 신호(MODESEL)가 수동 동작 모드를 선택하면 데이터 선택 신호(DATASEL)에 의하여 선택된 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2) 중 하나를 선택하여 출력한다. 즉, 수동 동작 모드에서는 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2) 중 하나를 사용자가 선택하고, VSB 동기 신호 검출 회로(600)는 선택된 제 1 데이터(DATA1) 또는 제 2 데이터(DATA2) 중 하나를 이용하여 필드 동기 신호(FIELD SYNC)를 검출한다.
- <79> 데이터 선택 신호(DATASEL)는 제 1 데이터(DATA1)를 선택할 것인지 제 2 데이터(DATA2)를 선택할 것인지를 결정하는 신호이다.
- <80> PN511 시퀀스 검출부(620)는 필드 동기 신호(FIELD SYNC)를 검출하기 위한 제 1 임계값(THRESHOLD1)에 응답하여 수신된 제 1 또는 제 2 데이터(DATA1, DATA2)의 심볼들의

상관(correlation) 값들 중 PN(Pseudo random Number) 511 시퀀스에 대응되는 상관 값(511CORVAL) 및 제 1 제어 신호(CTRL1)를 출력한다.

- <81> PN511 시퀀스 검출부(620)는 슬라이딩(sliding) PN511 상관기(621) 및 상관 필터(623)를 구비한다. 슬라이딩(sliding) PN511 상관기(621)는 제 1 또는 제 2 데이터(DATA1, DATA2)의 심볼들을 수신하여 PN511 시퀀스를 찾기 위한 상관 값을 발생한다.
- <82> 설명의 편의를 위하여 제 1 데이터(DATA1)가 슬라이딩 PN511 상관기(621)로 입력된다고 가정한다. 슬라이딩 PN511 상관기(621)는 제 1 데이터(DATA1)에 대하여 상관(correlation) 동작을 수행하여 상관 값들을 출력한다. 제 1 데이터(DATA1) 중 필드 동기 신호(FIELD SYNC)에 대응되는 상관 값은 필드 동기 신호(FIELD SYNC)이외의 데이터 부분에 대응되는 상관 값에 비하여 큰 값이다.
- <83> 상관 필터(623)는 제 1 임계값(THRESHOLD1)에 응답하여 슬라이딩 PN511 상관기(621)로부터 출력되는 상관 값들 중 제 1 임계값(THRESHOLD1)보다 큰 값들만을 선택하여 PN511 시퀀스에 대응되는 상관 값(511CORVAL)으로서 출력한다. 또한 상관 필터(623)는 동기 신호 발생부(680)를 동작시키기 위한 제 1 제어 신호(CTRL1)를 발생한다.
- <84> 제 1 임계값(THRESHOLD1)은 VSB 신호의 PN 511 시퀀스에 대응되는 상관 값(511CORVAL)을 구하기 위한 값이다. 슬라이딩 PN511 상관기(621)로부터 출력되는 상관 값이 제 1 임계값(THRESHOLD1)보다 작은 값이라면, 그 상관 값이 슬라이딩 PN511 상관기(621)로부터 출력되는 상관 값 중 가장 큰 값이더라도 VSB 신호가 아니다.
- <85> 즉, 상관 필터(623)는 제 1 임계값(THRESHOLD1)을 이용하여 슬라이딩 PN511 상관기(621)로 입력되는 제 1 데이터(DATA1)가 VSB 신호인지 아닌지를 판단한다. 상관 필터

(623)는 제 1 임계값(THRESHOLD1)보다 큰 상관 값을 PN511 시퀀스에 대응되는 상관 값(511CORVAL)으로서 출력하고 제 1 제어 신호(CTRL1)를 동기 신호 발생부(680)로 출력한다. 제 1 제어 신호(CTRL1)는 동기 신호 발생부(680)를 구동시키는 신호이다.

<86> 비교 버퍼부(630)는 PN511 시퀀스 검출부(620)에서 출력되는 상관 값(511CORVAL) 중 최대 상관 값을 저장하고, 최대 상관 값이 발생된 심볼 위치를 제 2 제어 신호(CTRL2)로서 발생하며, 수신되는 다음 최대 상관 값이 PN511 시퀀스에 대응되는 유효한 상관 값을 판단하기 위한 제 2 임계 값(THRESHOLD2)에 응답하여 다음 최대 상관 값과 제 2 임계값(THRESHOLD2)을 비교하고, 비교결과에 따라 제 3 제어 신호(CTRL3)를 발생한다.

<87> 비교 버퍼부(630)는 버퍼부(631)와 비교부(633)를 구비한다. 버퍼부(631)는 PN511 시퀀스에 대응되는 상관 값 중 최대 상관 값을 수신하여 저장하고, 제 2 제어 신호(CTRL2)를 발생한다.

<88> 버퍼부(631)는 상관 필터(623)에서 출력되는 상관 값(511CORVAL) 중 최대 상관 값을 저장하고 최대 상관 값이 발생된 심볼의 위치를 인식하여 제 2 제어 신호(CTRL2)로서 출력한다. 그리고, 버퍼부(631)는 저장된 최대 상관 값을 비교부(633)로 인가하고 상관 필터(623)로부터 다음 최대 상관 값을 수신하여 저장한다.

<89> 비교부(633)는 버퍼부(631)로 입력되는 다음 최대 상관 값을 수신하고, 다음 최대 상관 값이 제 2 임계값(THRESHOLD2)보다 크면 제 3 제어 신호(CTRL3)를 제 1 레벨로 발생하고, 다음 최대 상관 값이 제 2 임계값(THRESHOLD2)보다 작으면 제 3 제어 신호(CTRL3)를 제 2 레벨로 발생한다.

- <90> 제 2 임계값(THRESHOLD2)은 버퍼부(631)에 저장되는 최대 상관 값들이 PN511 시퀀스에 대응되는 유효한 상관 값을 보장하기 위한 값이다. 버퍼부(631)에 저장되는 최대 상관 값들이 일정한 기준 값 이상 되어야만 PN511 시퀀스에 대응되는 유효한 상관 값으로서 판단될 수 있다.
- <91> 제 2 임계값(THRESHOLD2)은 버퍼부(631)에 저장된 최대 상관 값의 일정 비율에 대응되는 값이다. 일정 비율은 75%일 수 있다. 즉, 다음 최대 상관 값이 이전에 저장된 최대 상관 값의 75% 이상이 되면 다음 최대 상관 값은 PN511 시퀀스에 대응되는 유효한 상관 값으로 간주할 수 있다.
- <92> 비교부(633)는 다음 최대 상관 값이 이전에 저장된 최대 상관 값의 75% 이상이 되면 제 3 제어 신호(CTRL3)를 제 1 레벨로 발생한다. 제 3 제어 신호(CTRL3)는 동기 신호 유효 검출부(650)를 구동시키는 신호이다. 제 3 제어 신호(CTRL3)가 제 1 레벨로 발생되면 동기 신호 유효 결정부(650)는 구동되고 제 3 제어 신호(CTRL3)가 제 2 레벨로 발생되면 동기 신호 유효 결정부(650)는 구동되지 않는다.
- <93> 동기 신호 위치 결정부(640)는 제 2 제어 신호(CTRL2)에 응답하여 다음 필드 동기 신호(FIELD SYNC) 및 세그먼트 동기 신호의 위치를 결정하여 제 4 제어 신호(CTRL4)를 발생한다.
- <94> 동기 신호 위치 결정부(640)는 카운터부(641) 및 계산부(643)를 구비한다. 카운터부(641)는 제 2 제어 신호(CTRL2)에 응답하여 다음 필드 동기 신호(FIELD SYNC) 및 다음 세그먼트 동기 신호의 위치를 결정하기 위하여 심볼의 수를 카운트한다.

- <95> 제 2 제어 신호(CTRL2)는 최대 상관 값이 발생된 심볼의 위치에 관한 정보를 가지고 있으므로, 카운터부(641)는 최대 상관 값이 발생된 심볼의 위치를 "0"으로 설정하고 심볼의 수를 카운트한다.
- <96> 카운터부(641)는 제 1 카운터(미도시) 및 제 2 카운터(미도시)를 구비한다. 제 1 카운터(미도시)는 제 2 제어 신호(CTRL2)에 응답하여 세그먼트 동기 신호의 위치를 결정하기 위하여 828개의 심볼을 카운트하고 리셋 된다.
- <97> 제 2 카운터(미도시)는 제 2 제어 신호(CTRL2)에 응답하여 필드 동기 신호(FIELD SYNC)의 위치를 결정하기 위하여 313개의 세그먼트를 카운트하고 리셋 된다.
- <98> 계산부(643)는 카운터부(641)의 출력에 응답하여 다음 필드 동기 신호(FIELD SYNC) 및 다음 세그먼트 동기 신호의 위치를 결정한다. 최대 상관 값이 발생된 심볼의 위치가 PN511 시퀀스에 대응되는 심볼의 위치이므로 그 위치로부터 828 심볼 길이만큼 떨어진 심볼 위치가 세그먼트 동기 신호에 대응되는 심볼 위치가 된다.
- <99> 마찬가지로, 최대 상관 값이 발생된 심볼의 위치 필드 동기 신호(FIELD SYNC)의 위치이므로 그 위치로부터 313 세그먼트 길이만큼 떨어진 위치가 필드 동기 신호(FIELD SYNC)의 위치가 된다.
- <100> 계산부(643)는 다음 세그먼트 동기 신호와 다음 필드 동기 신호(FIELD SYNC)의 위치가 결정되면 제 4 제어 신호(CTRL4)를 제 1 레벨로 발생하고 다음 필드 동기 신호(FIELD SYNC) 및 다음 세그먼트 동기 신호의 위치가 결정되지 아니하면 제 4 제어 신호(CTRL4)를 제 2 레벨로 발생한다.

- <101> 동기 신호 유효 결정부(650)는 제 3 제어 신호(CTRL3) 및 제 4 제어 신호(CTRL4)에 응답하여 필드 동기 신호(FIELD SYNC) 구간이 유효하게 검출된다고 판단되면 유효 검출 신호(VALIDS)를 발생하고, 내부 고정 신호(INTLOCK)를 수신한다.
- <102> 동기 신호 유효 결정부(650)는 유효 검출 신호 발생부(651) 및 고정 검출부(653)를 구비한다. 유효 검출 신호 발생부(651)는 제 3 제어 신호(CTRL3) 및 제 4 제어 신호(CTRL4)에 응답하여 필드 동기 신호(FIELD SYNC)가 유효하게 검출된다고 판단되면 유효 검출 신호(VALIDS)를 제 1 레벨로 발생한다.
- <103> 제 3 제어 신호(CTRL3) 및 제 4 제어 신호(CTRL4)가 유효 검출 신호 발생부(651)로 인가되면 다음 필드 동기 신호(FIELD SYNC)의 위치가 유효하게 검출되었음을 의미한다. 유효한 필드 동기 신호(FIELD SYNC)가 발생되고 계속해서 유지되기 위해서는 본 발명의 VSB 동기 신호 검출 회로(600)는 다음 조건들을 만족하여야 한다.
- <104> 첫 번째로 제 2 제어 신호(CTRL2)가 유효하게 발생되어야 한다. 즉, 최대 상관 값이 버퍼부(631)에 저장되고 대응되는 심볼의 위치가 인식되어야 한다. 두 번째로 슬라이딩 PN511 상관기(621)로부터 출력되는 상관 값 중 상관 필터(623)에 의해서 제 1 임계값(THRESHOLD1)보다 큰 상관 값만 필터링 되어야 한다.
- <105> 세 번째로 다음 최대 상관 값이 버퍼부(631)에 저장된 이전의 최대 상관 값의 일정 비율보다 커야한다. 이전의 최대 상관 값의 일정 비율이란 제 2 임계값(THRESHOLD2)을 의미한다. 네 번째로 다음 최대 상관 값이 발생하는 위치가 계산부(643)에 의해서 다음 필드 동기 신호(FIELD SYNC)의 위치라고 추정되는 위치와 일치하여야 한다.



- <106> 위의 네 가지 조건이 만족되면 VSB 동기 신호 검출 회로(600)는 슬라이딩 PN511 상관기(621)로부터 출력되는 상관 값으로부터 유효한 필드 동기 신호(FIELD SYNC)의 위치를 검출할 수 있다.
- <107> 위의 네 가지 조건이 만족되는 것 이외에도 필드 동기 신호(FIELD SYNC)의 정확한 위치를 검출하기 위하여 VSB 동기 신호 검출 회로(600)는 FSM(660)을 구비한다.
- <108> 도 7은 도 6의 FSM을 나타내는 블록도이다.
- <109> FSM(660)은 유효 검출 신호(VALIDS)에 응답하여 필드 동기 신호(FIELD SYNC)가 안정적으로 검출되는지 여부에 따라 내부 고정 신호(INTLOCK)를 발생한다. FSM(660)은 유효 검출 신호(VALIDS)들을 저장하고, 저장된 유효 검출 신호(VALIDS)들 중 제 1 레벨을 가지는 유효 검출 신호(VALIDS)의 수가 제 2 레벨을 가지는 유효 검출 신호(VALIDS)의 수보다 많으면 내부 고정 신호(INTLOCK)를 활성화시킨다.
- <110> FSM(660)은 제 1 레벨을 가지는 유효 검출 신호(VALIDS)의 수가 제 2 레벨을 가지는 유효 검출 신호(VALIDS)의 수보다 적으면 내부 고정 신호(INTLOCK)를 비활성화시킨다. 유효 검출 신호(VALIDS)는 매 필드마다 발생되며 유효 검출 신호(VALIDS)가 제 1 레벨로 발생된다는 것은 필드 동기 신호(FIELD SYNC)의 위치가 정확히 검출된다는 것을 의미한다.
- <111> 도 7을 참조하면, FSM(660)은 제 1 및 제 2 쉬프트 레지스터(710, 720), 레벨 검출부(730), 제 1 및 제 2 논리합 수단(OR1, OR2), 논리곱 수단(740) 및 지연부(750)를 구비한다.

- <112> 제 1 및 제 2 쉬프트 레지스터(710, 720)는 유효 검출 신호(VALIDS)를 수신하여 저장한다. 제 1 쉬프트 레지스터(710)는 M(자연수) 개의 유효 검출 신호(VALIDS)를 저장할 수 있다. 제 2 쉬프트 레지스터(720)는 N(자연수) 개의 유효 검출 신호(VALIDS)를 저장할 수 있다. 여기서, M 과 N 은 동일할 수도 있고 다를 수도 있다.
- <113> 레벨 검색부(730)는 제 1 쉬프트 레지스터(710)에 저장된 유효 검출 신호(VALIDS)들의 레벨을 검출하여 제 1 레벨의 유효 검출 신호(VALIDS)들의 수가 제 2 레벨의 유효 검출 신호(VALIDS)들의 수보다 많으면 제 1 레벨을 가지는 제 1 출력 신호(OUTS1)를 발생한다.
- <114> 반대로, 레벨 검색부(730)는 제 1 쉬프트 레지스터(710)에 저장된 제 1 레벨의 유효 검출 신호(VALIDS)들의 수가 제 2 레벨의 유효 검출 신호(VALIDS)들의 수보다 적으면 제 2 레벨을 가지는 제 1 출력 신호(OUTS1)를 발생한다.
- <115> 설명의 편의를 위하여 제 1 레벨을 하이 레벨로 설정하고 제 2 레벨을 로우 레벨로 설정한다. 레벨 검색부(730)는 다수의 법칙(majority rule)에 의해서 동작된다. 즉, 하이 레벨의 수가 많으면 하이 레벨의 제 1 출력 신호(OUTS1)를 출력하고 로우 레벨의 수가 많으면 로우 레벨의 제 1 출력 신호(OUTS1)를 출력한다.
- <116> 제 1 논리합 수단(OR1)은 제 2 쉬프트 레지스터(720)에 저장된 유효 검출 신호(VALIDS)들을 논리합하여 제 2 출력 신호(OUTS2)를 발생한다.
- <117> 예를 들어 제 1 및 제 2 쉬프트 레지스터(710, 720)가 각각 3 개의 유효 검출 신호(VALIDS)를 저장할 수 있다고 가정한다. 제 1 및 제 2 쉬프트 레지스터(710, 720)에 저장된 유효 검출 신호(VALIDS)는 "011" 이라고 한다면 레벨 검색부(730)는 제 1 출력 신

호(OUTS1)를 하이 레벨로 출력하고, 제 1 논리합 수단(OR1)은 제 2 출력 신호(OUTS2)를 하이 레벨로 출력한다.

<118> 제 2 논리합 수단(OR2)은 내부 고정 신호(INTLOCK)와 제 1 출력 신호(OUTS1)를 논리합 한다. 내부 고정 신호(INTLOCK)는 로우 레벨이라고 가정한다. 즉, 아직 유효한 필드 동기 신호(FIELD SYNC)가 검출되지 아니한 상태이다. 제 2 논리합 수단(OR2)은 하이 레벨의 신호를 출력한다.

<119> 논리곱 수단(740)은 제 2 논리합 수단(OR2)의 출력과 제 2 출력 신호(OUTS2)를 논리곱하므로 논리곱 수단(740)은 하이 레벨을 출력한다. 논리곱 수단(740)의 출력은 지연부(750)를 통하여 내부 고정 신호(INTLOCK)로서 발생되며 내부 고정 신호(INTLOCK)가 하이 레벨로 발생되므로 유효한 필드 동기 신호(FIELD SYNC)가 검출되고 있음을 의미한다. 내부 고정 신호(INTLOCK)는 고정 검출부(653)와 동기 신호 발생부(680)로 인가된다.

<120> 다음 필드에서 유효 검출 신호(VALIDS)가 로우 레벨로 발생되어 제 1 및 제 2 쉬프트 레지스터(710, 720)에 저장된 유효 검출 신호(VALIDS)가 "001"로 변환된다고 가정한다. 그러면 레벨 검색부(730)는 제 1 출력 신호(OUTS1)를 로우 레벨로 출력하고, 제 1 논리합 수단(OR1)은 제 2 출력 신호(OUTS2)를 하이 레벨로 출력한다.

<121> 제 2 논리합 수단(OR2)은 내부 고정 신호(INTLOCK)와 제 1 출력 신호(OUTS1)를 논리합 한다. 제 1 출력 신호(OUTS1)가 로우 레벨이지만 내부 고정 신호(INTLOCK)가 하이 레벨이므로 제 2 논리합 수단(OR2)은 하이 레벨의 신호를 출력한다.

<122> 논리곱 수단(740)은 제 2 논리합 수단(OR2)의 출력과 제 2 출력 신호(OUTS2)를 논리곱하므로 논리곱 수단(740)은 하이 레벨을 출력한다. 논리곱 수단(740)의

출력은 지연부(750)를 통하여 내부 고정 신호(INTLOCK)로서 발생되며 내부 고정 신호(INTLOCK)가 하이 레벨로 발생되므로 VSB 동기 신호 검출 회로(600)는 여전히 유효한 필드 동기 신호(FIELD SYNC)를 검출하고 있음을 알 수 있다.

<123> 다음 필드에서도 유효 검출 신호(VALIDS)가 로우 레벨로 발생되어 제 1 및 제 2 쉬프트 레지스터(710, 720)에 저장된 유효 검출 신호(VALIDS)가 "000"로 변환된다고 가정한다. 그러면 레벨 검색부(730)는 제 1 출력 신호(OUTS1)를 로우 레벨로 출력하고, 제 1 논리합 수단(OR1)도 제 2 출력 신호(OUTS2)를 로우 레벨로 출력한다.

<124> 제 2 논리합 수단(OR2)은 내부 고정 신호(INTLOCK)와 제 1 출력 신호(OUTS1)를 논리합 한다. 제 1 출력 신호(OUTS1)가 로우 레벨이지만 내부 고정 신호(INTLOCK)가 하이 레벨이므로 제 2 논리합 수단(OR2)은 하이 레벨의 신호를 출력한다.

<125> 논리곱 수단(740)은 제 2 논리합 수단(OR2)의 출력과 제 2 출력 신호(OUTS2)를 논리곱하므로 로우 레벨을 출력한다. 논리곱 수단(740)의 출력은 지연부(750)를 통하여 내부 고정 신호(INTLOCK)로서 발생되며 내부 고정 신호(INTLOCK)가 로우 레벨로 발생되므로 VSB 동기 신호 검출 회로(600)는 필드 동기 신호(FIELD SYNC)를 검출하지 않음을 알 수 있다.

<126> 즉, 본 발명에 따른 VSB 동기 신호 검출 회로(600)는 FSM(660)을 이용하여 여러 필드의 데이터로부터 정확한 필드 동기 신호(FIELD SYNC)를 검출할 수 있다.

<127> PN63 상관기(670)는 데이터 선택부(610)에서 출력되는 제 1 또는 제 2 데이터(DATA1, DATA2)의 PN63 시퀀스에 대응되는 상관 값을 검출하고 필드 동기 신호(FIELD

SYNC)의 부호를 결정하는 제 5 제어 신호(CTRL5)를 발생한다. 제 5 제어 신호(CTRL5)는 매 필드마다 부호 극성이 반대로 변환된다.

<128> 동기 신호 발생부(680)는 제 1, 제 4 및 제 5 제어 신호(CTRL1, CTRL4, CTRL5)와 내부 고정 신호(INTLOCK)에 응답하여 여러 가지 동기 신호들(SYNC SIGNALS)을 출력한다. 제 1 제어 신호(CTRL1)에 의해서 동기 신호 발생부(680)가 구동된다.

<129> 제 4 제어 신호(CTRL4)는 필드 동기 신호(FIELD SYNC)가 발생하는 위치에 관한 정보를 가지고 있으며, 제 5 제어 신호(CTRL5)는 필드 동기 신호(FIELD SYNC)의 부호 극성에 대한 정보를 가지고 있다. 내부 고정 신호(INTLOCK)가 활성화되면 동기 신호 발생부(680)는 제 1, 제 4 및 제 5 제어 신호(CTRL1, CTRL4, CTRL5)에 응답하여 필드 동기 신호(FIELD SYNC)를 발생한다.

<130> 동기 신호 발생부(680)는 필드 동기 신호(FIELD SYNC) 이외에 세그먼트 동기 신호(SEG SYNC)나 기타 필요한 동기 신호들을 출력할 수 있다. 내부 고정 신호(INTLOCK)가 비활성화되면 동기 신호 발생부(680)는 필드 동기 신호(FIELD SYNC)의 정확한 위치를 발견하지 못한 것이므로 동기신호들을 출력하지 않는다.

<131> 본 발명의 제 2 실시예에 따른 VSB 동기 신호 검출 회로는 제 1 실시예에 따른 VSB 동기 신호 검출 회로(600)의 구성 요소들 중 동기 신호 유효 검출부(650), FSM(660) 및 비교부(633)를 제외한 나머지 구성 요소들로 구성된다.

<132> 즉, 본 발명의 제 2 실시예에 따른 VSB 동기 신호 검출 회로는 데이터 선택부(610), PN511 시퀀스 검출부(620), 버퍼부(631), 동기 신호 위치 결정부(640), PN63 상관기(670) 및 동기 신호 발생부(680)를 구비한다. 제 2 실시예에 따른 VSB 동기 신호 검

출 회로를 구성하는 구성 요소들의 기능은 도 6에 도시된 VSB 동기 신호 검출 회로(600)와 동일하므로 상세한 설명을 생략한다.

<133> 이상에서와 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

#### 【발명의 효과】

<134> 상술한 바와 같이 본 발명에 따른 VSB 동기 신호 검출 회로는 필드 동기 신호의 위치를 먼저 찾아낸 후 필드 동기 신호의 위치에 근거하여 다양한 동기 신호를 발생하므로 채널 환경이 열악한 브라질 채널(Brazil channel)에서도 필드 동기 신호를 정확하게 검출할 수 있는 장점이 있다.

## 【특허청구범위】

## 【청구항 1】

VSB(Vestigial Side Bands) 레벨 선택 신호, 동작 모드 선택 신호, 데이터 선택 신호, 고정(lock) 선택 신호, 외부 고정 신호 및 내부 고정 신호에 응답하여 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하는 데이터 선택부 ;

필드 동기 신호를 검출하기 위한 제 1 임계값에 응답하여 수신된 상기 제 1 또는 제 2 데이터의 심볼들의 상관(correlation) 값들 중 PN(Pseudo random Number) 511 시퀀스에 대응되는 상관 값 및 제 1 제어 신호를 출력하는 PN511 시퀀스 검출부 ;

상기 PN511 시퀀스 검출부에서 출력되는 상관 값 중 최대 상관 값을 저장하고, 상기 최대 상관 값이 발생된 심볼 위치를 제 2 제어 신호로서 발생하며, 수신되는 다음 최대 상관 값이 PN511 시퀀스에 대응되는 유효한 상관 값을 판단하기 위한 제 2 임계 값에 응답하여 다음 최대 상관 값과 상기 제 2 임계값을 비교하고, 비교결과에 따라 제 3 제어 신호를 발생하는 비교 버퍼부 ;

상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 세그먼트 동기 신호의 위치를 결정하여 제 4 제어 신호를 발생하는 동기 신호 위치 결정부 ;

상기 제 3 제어 신호 및 상기 제 4 제어 신호에 응답하여 필드 동기 신호가 유효하게 검출된다고 판단되면 유효 검출 신호를 제 1 레벨로 발생하고, 상기 내부 고정 신호를 수신하는 동기 신호 유효 결정부 ;

상기 유효 검출 신호에 응답하여 필드 동기 신호가 안정적으로 검출되는지 여부에 따라 상기 내부 고정 신호를 발생하는 FSM(Finite State Machine) ;

상기 데이터 선택부에서 출력되는 상기 제 1 또는 제 2 데이터의 PN63 시퀀스에 대응되는 상관 값을 검출하고 필드 동기 신호의 부호를 결정하는 제 5 제어 신호를 발생시키는 PN63 상관기(correlator) ; 및

상기 제 1, 제 4 및 제 5 제어 신호와 상기 내부 고정 신호에 응답하여 여러 가지 동기 신호들을 출력하는 동기 신호 발생부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 2】

제 1항에 있어서, 상기 PN511 시퀀스 검출부는,

상기 제 1 또는 제 2 데이터의 심볼들을 수신하여 PN511 시퀀스를 찾기 위한 상관 값을 발생하는 슬라이딩(sliding) PN511 상관기 ; 및

상기 제 1 임계값에 응답하여 상기 슬라이딩 PN511 상관기로부터 출력되는 상관 값들 중 상기 제 1 임계값보다 큰 값들만을 선택하여 상기 PN511 시퀀스에 대응되는 상관 값으로서 출력하고, 상기 동기 신호 발생부를 동작시키기 위한 상기 제 1 제어 신호를 발생하는 상관 필터를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 3】

제 1항에 있어서, 상기 비교 버퍼부는,

PN511 시퀀스에 대응되는 상관 값 중 최대 상관 값을 수신하여 저장하고, 상기 제 2 제어 신호를 발생하는 버퍼부 ; 및

상기 버퍼부로 입력되는 다음 최대 상관 값이 상기 제 2 임계값보다 크면 상기 제 3 제어 신호를 제 1 레벨로 발생하고, 상기 다음 최대 상관 값이 상기 제 2 임계값보다



작으면 상기 제 3 제어 신호를 제 2 레벨로 발생하는 비교부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 4】**

제 3항에 있어서, 상기 제 2 임계값은,

상기 버퍼부에 저장된 최대 상관 값의 일정 비율에 대응되는 값인 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 5】**

제 4항에 있어서, 일정 비율은,

75%인 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 6】**

제 1항에 있어서, 상기 동기 신호 위치 결정부는,

상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치를 결정하기 위하여 심볼의 수를 카운트하는 카운터부 ; 및

상기 카운터부의 출력에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되면 상기 제 4 제어 신호를 제 1 레벨로 발생하고 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되지 아니하면 상기 제 4 제어 신호를 제 2 레벨로 발생하는 계산부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 7】**

제 6항에 있어서, 상기 카운터부는,

상기 제 2 제어 신호에 응답하여 세그먼트 동기 신호의 위치를 결정하기 위하여 832개의 심볼을 카운트하는 제 1 카운터 ; 및

상기 제 2 제어 신호에 응답하여 필드 동기 신호의 위치를 결정하기 위하여 313개의 세그먼트를 카운트하는 제 2 카운터를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 8】**

제 1항에 있어서, 상기 동기 신호 유효 결정부는,

상기 제 3 제어 신호 및 상기 제 4 제어 신호에 응답하여 필드 동기 신호 구간이 유효하게 검출된다고 판단되면 유효 검출 신호를 제 1 레벨로 발생하는 유효 검출 신호 발생부 ; 및

상기 FSM에서 발생하는 내부 고정 신호를 수신하는 고정(lock) 검출부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 9】**

제 1항에 있어서, 상기 FSM은,

상기 유효 검출 신호를 수신하여 저장하는 제 1 및 제 2 쉬프트 레지스터 ;

상기 제 1 쉬프트 레지스터에 저장된 유효 검출 신호들의 레벨을 검출하여 제 1 레벨의 유효 검출 신호들의 수가 제 2 레벨의 유효 검출 신호들의 수보다 많으면 제 1 레벨을 가지는 제 1 출력 신호를 발생하고, 제 1 레벨의 유효 검출 신호들의 수가 제 2 레벨의 유효 검출 신호들의 수보다 적으면 제 2 레벨을 가지는 제 1 출력 신호를 발생하는 레벨 검색부 ;

상기 제 2 쉬프트 레지스터에 저장된 유효 검출 신호들을 논리합하여 제 2 출력 신호를 발생하는 제 1 논리합 수단 ;

상기 내부 고정 신호와 상기 제 1 출력 신호를 논리합 하는 제 2 논리합 수단 ;

상기 제 2 논리합 수단의 출력과 상기 제 2 출력 신호를 논리곱하는 논리곱 수단 ; 및

상기 논리곱 수단의 출력을 지연시켜 상기 내부 고정 신호로서 출력하는 지연부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 10】

제 1항에 있어서, 상기 FSM은,

상기 유효 검출 신호들을 저장하고, 저장된 상기 유효 검출 신호들 중 제 1 레벨을 가지는 상기 유효 검출 신호의 수가 제 2 레벨을 가지는 상기 유효 검출 신호의 수보다 많으면 상기 내부 고정 신호를 활성화시키고, 제 1 레벨을 가지는 상기 유효 검출 신호의 수가 제 2 레벨을 가지는 상기 유효 검출 신호의 수보다 적으면 상기 내부 고정 신호를 비활성화 시키는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 11】

제 1항에 있어서, 상기 데이터 선택부는,

입력되는 제 1 또는 제 2 데이터가 15 VSB 신호이면 상기 제 1 데이터를 선택하여 출력하고, 8VSB 신호이면 동작 모드 선택 신호에 따라 제 1 데이터 또는 제 2 데이터중 하나를 선택하여 출력하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 12】**

제 1항에 있어서, 상기 데이터 선택부는,

상기 동작 모드 선택 신호가 자동 동작 모드를 선택하면 상기 제 1 데이터를 선택하여 출력하다가 상기 내부 고정 신호에 응답하여 상기 제 2 데이터를 선택하여 출력하고,

상기 동작 모드 선택 신호가 수동 동작 모드를 선택하면 데이터 선택 신호에 의하여 선택된 상기 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 13】**

제 1항에 있어서, 상기 제 1 데이터는,

복조기(demodulator)의 출력이며, 상기 제 2 데이터는 위상 추적 루프(phase tracking loop)의 출력인 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 14】**

VSB(Vestigial Side Bands) 레벨 선택 신호, 동작 모드 선택 신호, 데이터 선택 신호 및 외부 고정 신호에 응답하여 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하는 데이터 선택부 ;

필드 동기 신호를 검출하기 위한 제 1 임계값에 응답하여 수신된 상기 제 1 또는 제 2 데이터의 심볼들의 상관(correlation) 값들 중 PN(Pseudo random Number) 511 시퀀스에 대응되는 상관 값 및 제 1 제어 신호를 출력하는 PN511 시퀀스 검출부 ;

상기 PN511 시퀀스 검출부에서 출력되는 상관 값 중 최대 상관 값을 저장하고, 상기 최대 상관 값이 발생된 심볼 위치를 제 2 제어 신호로서 발생하는 버퍼부 ;

상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 세그먼트 동기 신호의 위치를 결정하여 위치 신호를 발생하는 동기 신호 위치 결정부 ;

상기 데이터 선택부에서 출력되는 상기 제 1 또는 제 2 데이터의 PN63 시퀀스에 대한 상관 값을 검출하고 필드 동기 신호의 부호를 결정하는 부호 신호를 발생하는 PN63 상관기(correlator) ; 및

상기 제 1 제어 신호, 상기 위치 신호 및 상기 부호 신호에 응답하여 여러 가지 동기 신호들을 출력하는 동기 신호 발생부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 15】

제 14항에 있어서, 상기 PN511 시퀀스 검출부는,

상기 제 1 또는 제 2 데이터의 심볼들을 수신하여 PN511 시퀀스를 찾기 위한 상관 값을 발생하는 슬라이딩(sliding) PN511 상관기 ; 및

상기 제 1 임계값에 응답하여 상기 PN511 상관기로부터 출력되는 상관 값들 중 상기 제 1 임계값보다 큰 값들만을 선택하여 상기 PN511 시퀀스에 대응되는 상관 값으로서 출력하고, 상기 동기 신호 발생부를 동작시키기 위한 상기 제 1 제어 신호를 발생하는 상관 필터를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 16】

제 14항에 있어서, 상기 동기 신호 위치 결정부는,

상기 제 2 제어 신호에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치를 결정하기 위하여 심볼의 수를 카운팅 하는 카운터부 ; 및

상기 카운터부의 출력에 응답하여 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되면 상기 위치 신호를 제 1 레벨로 발생하고 다음 필드 동기 신호 및 다음 세그먼트 동기 신호의 위치가 결정되지 아니하면 상기 위치 신호를 제 2 레벨로 발생하는 계산부를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 17】

제 16항에 있어서, 상기 카운터부는,

상기 제 2 제어 신호에 응답하여 세그먼트 동기 신호의 위치를 결정하기 위하여 832개의 심볼을 카운팅 하는 제 1 카운터 ; 및

상기 제 2 제어 신호에 응답하여 필드 동기 신호의 위치를 결정하기 위하여 313개의 세그먼트를 카운팅 하는 제 2 카운터를 구비하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

#### 【청구항 18】

제 14항에 있어서, 상기 데이터 선택부는,

상기 VSB(Vestigial Side Bands) 레벨 선택 신호가 제 1 레벨 VSB 신호를 선택하면 상기 제 2 데이터를 선택하여 출력하고, 제 2 레벨 VSB 신호를 선택하면 동작 모드 선택 신호에 따라 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하며,

상기 제 1 레벨 VSB 신호는 15VSB 신호이며 상기 제 2 레벨 VSB 신호는 8VSB 신호인 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 19】**

제 14에 있어서, 상기 데이터 선택부는,

상기 동작 모드 선택 신호가 자동 동작 모드를 선택하면 상기 제 1 데이터를 선택하여 출력하다가 상기 외부 고정 신호에 응답하여 상기 제 2 데이터를 선택하여 출력하고,

상기 동작 모드 선택 신호가 수동 동작 모드를 선택하면 데이터 선택 신호에 의하여 선택된 상기 제 1 데이터 또는 제 2 데이터 중 하나를 선택하여 출력하는 것을 특징으로 하는 VSB 동기 신호 검출 회로.

**【청구항 20】**

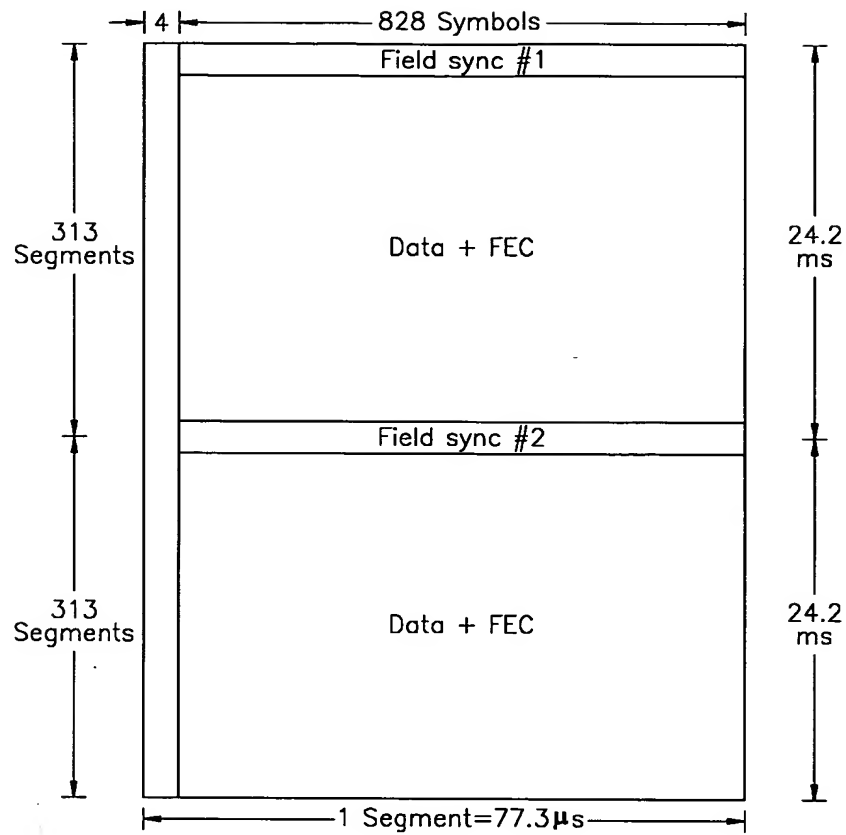
제 14항에 있어서, 상기 제 1 데이터는,

복조기(demodulator)의 출력이며, 상기 제 2 데이터는 위상 추적 루프(phase tracking loop)의 출력인 것을 특징으로 하는 VSB 동기 신호 검출 회로.



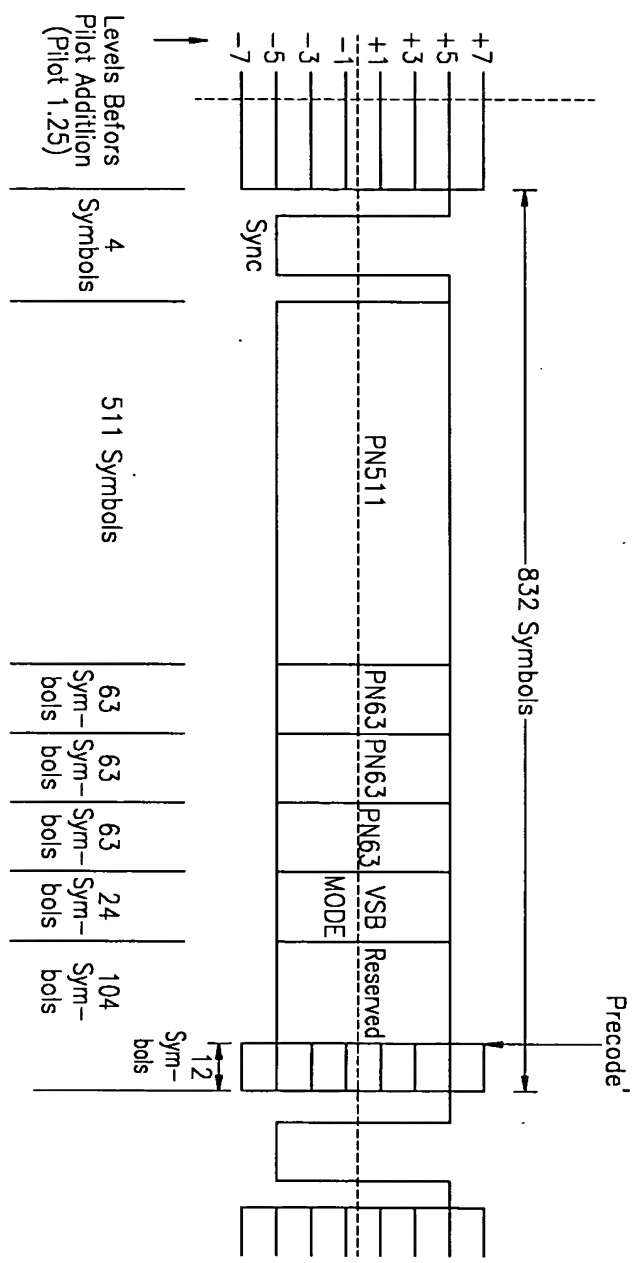
## 【도면】

【도 1】

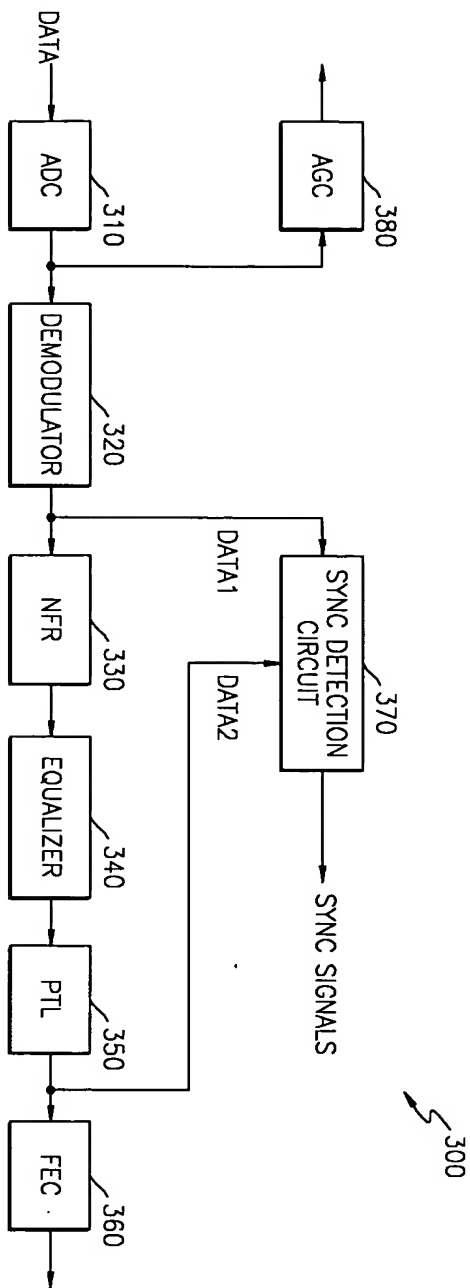




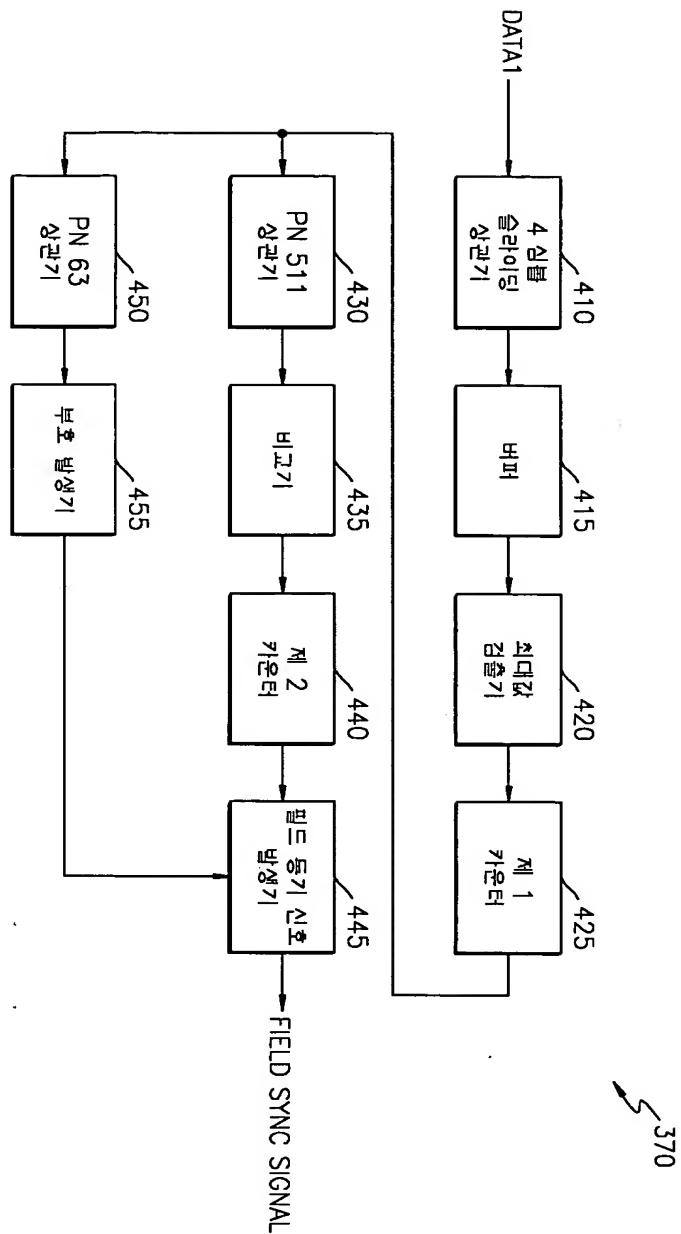
【도 2】



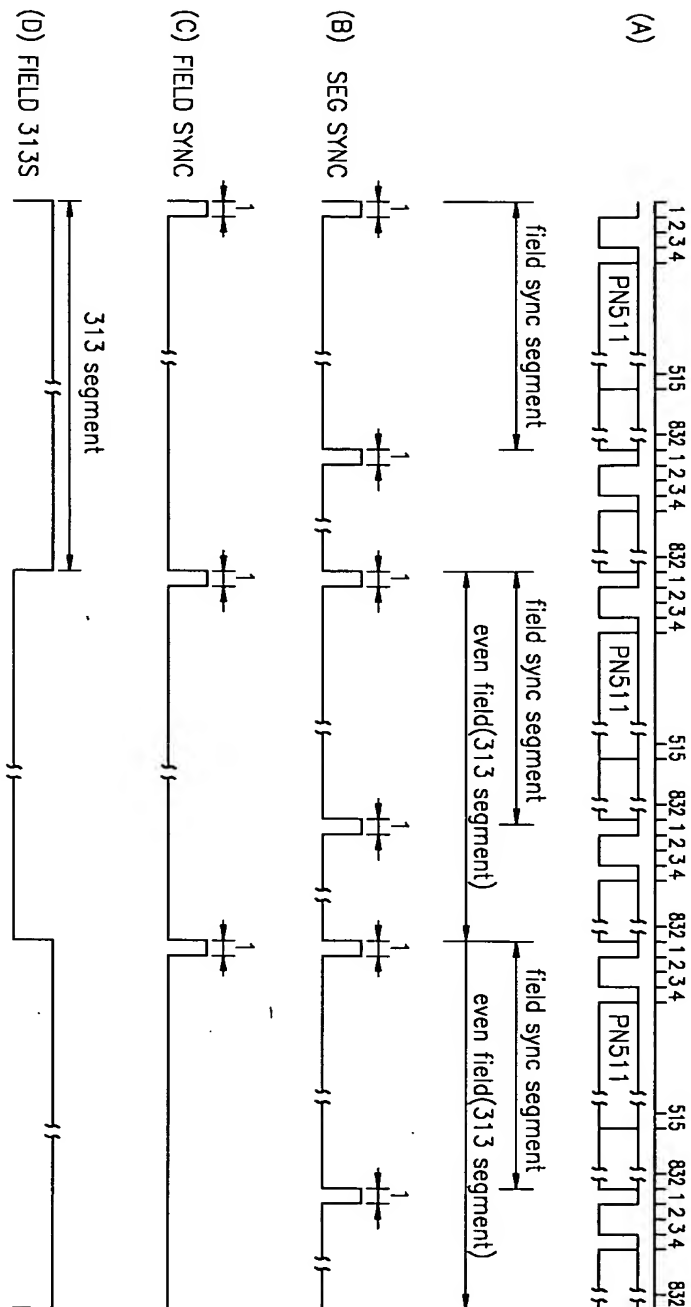
【도 3】



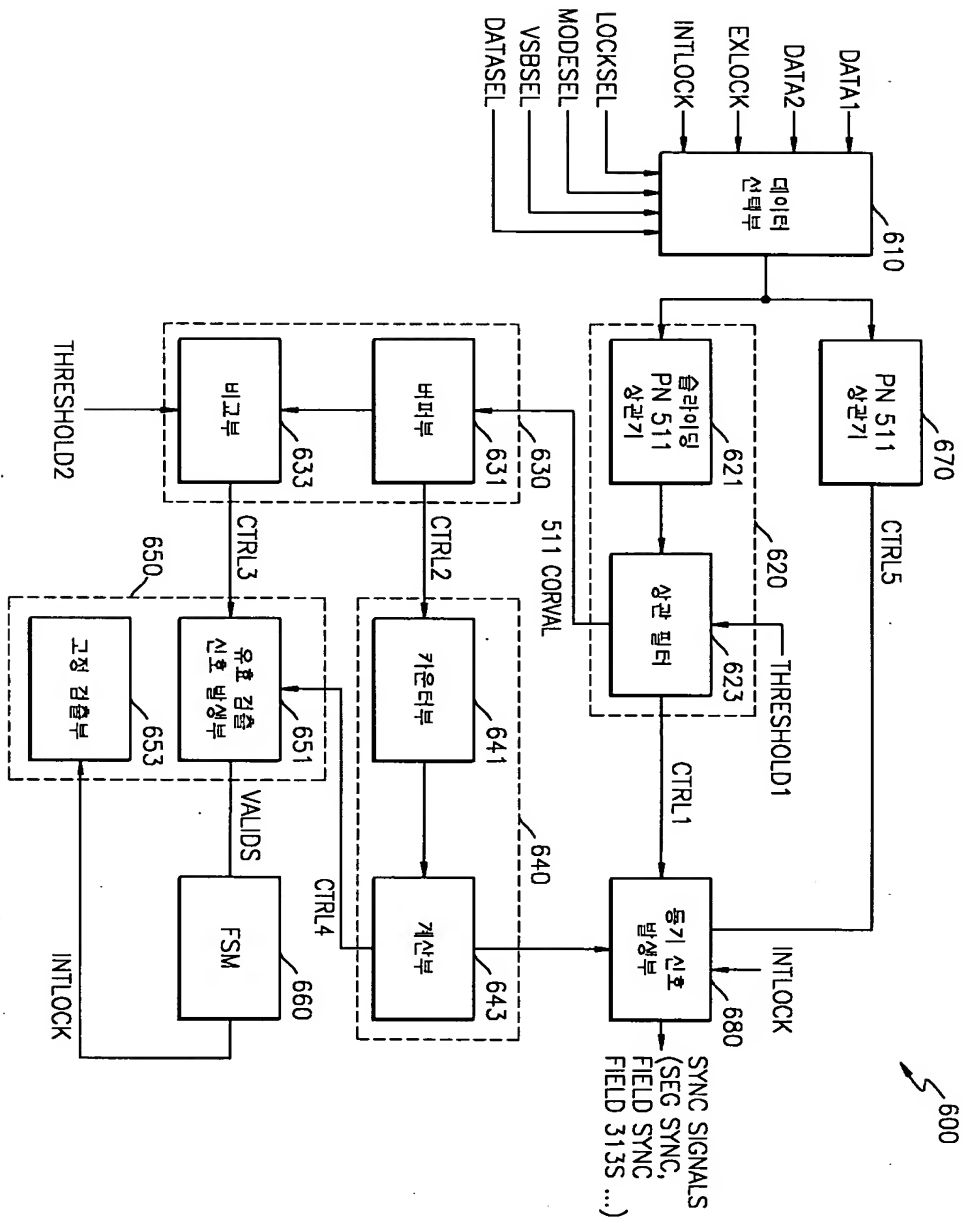
【도 4】



【표 5】



【도 6】



【도 7】

